



INSTITUTO POLITÉCNICO NACIONAL
SECRETARÍA ACADÉMICA
DIRECCIÓN DE EDUCACIÓN SUPERIOR



SÍNTESIS DEL PROGRAMA DEL SEMINARIO

TÍTULO DEL MÓDULO	MÓDULO I	MÓDULO II	MÓDULO III	MÓDULO IV	MÓDULO V	MÓDULO VI
Contenido Temático	1.1 Mecanización. 1.2 Soluciones para Automatización. 1.3 La Automatización en la industria mexicana. 1.4 Casos de estudio. 1.5 Transversal, Planteamiento	2.1 Lógica combinacional. 2.2 Lógica secuencial. 2.2.1 Circuitos en modalidad de reloj. 2.2.2 Circuitos en modalidad de pulso. 2.3 Desarrollo de soluciones usando PLDs. 2.3.1 Escenario de Programación de GALs 2.3.2 Programación de GALs. 2.4 Desarrollo de soluciones usando MCU. 2.4.1 Arquitectura de Microcontroladores. 2.4.2 Programación de MCUs. 2.5 Metodología para desarrollo de programas para MCUs. 2.5.1 Programación de MCUs a partir de funciones booleanas. 2.5.2 Seudo lenguaje de programación (Lista de instrucciones). 2.6 Ejercicios de aplicación. 2.7 Transversal Etapa Planeación.	3.1 Circuitos de conmutación transistorizados. 3.1.1 Transistores BJT. 3.1.1.1 Configuración emisor común. 3.1.1.2 Diseño de conmutadores BJT. 3.1.1.3 Salidas de dispositivos electrónicos a colector abierto. 3.1.1.4 Salidas tipo P y N en sensores y dispositivos programables. 3.1.1.5 Ejercicios de aplicación. 3.1.2 Transistores MOSFET. 3.1.2.1 Tipos de sustratos. 3.1.2.2 Salidas open drain. 3.2 Ejercicios de aplicación. 3.3 Circuitos de conmutación con TriACs. 3.3.1 Detección de cruce por cero. 3.3.2 Circuitos Snubers. 3.4 Optoacopladores. 3.5 Relevadores de estado sólido (SSR). 3.6 Ejercicios de aplicación. 3.7 Transversal Etapa Avances	4.1 Diseño de soluciones de programación 4.1.1 Método de Estados y transiciones. 4.1.2 Estados ambiguos. 4.1.3 Temporizadores. 4.1.4 Ejercicios con electroneumática. 4.2 Funciones especiales en PLCs. 4.2.1 Disparo por transición. 4.2.2 Contadores rápidos. 4.2.3 Salidas PWM. 4.3 Subrutinas. 4.4 Diseño de soluciones usando Lógica Digital. 4.5 Ejercicios de Aplicación. 4.6 PLCs y cadenas de seguridad. 4.7 Transversal Etapa Avances.	5.1 Arquitectura. 5.2 Niveles de acceso. 5.3 Modos de operación 5.3.1 Modo local. 5.3.2 Modo remoto. 5.3.2.1 A dos hilos. 5.3.2.2 A tres hilos. 5.3.3 Modo multispeed. 5.4 Ejercicio PLC - VDF. 5.5 Salidas discretas en VDF. 5.6 Ejercicios de aplicación. 5.7 Entradas analógicas para control. 5.8 Transversal Etapa Avances.	Presentación del documento escrito del proyecto a desarrollar
DURACIÓN TOTAL EN HORAS	10	50	25	60	25	30


M. en DCT. Ariadna Ivett Cruz Ramírez
COORDINADORA DEL SEMINARIO


Ing. Nancy Lizette García
Subdirectora Académica
ESIME U. AZCAPOTZALCO

UNIDAD AZCAPOTZALCO
SUBDIRECCIÓN
ACADÉMICA